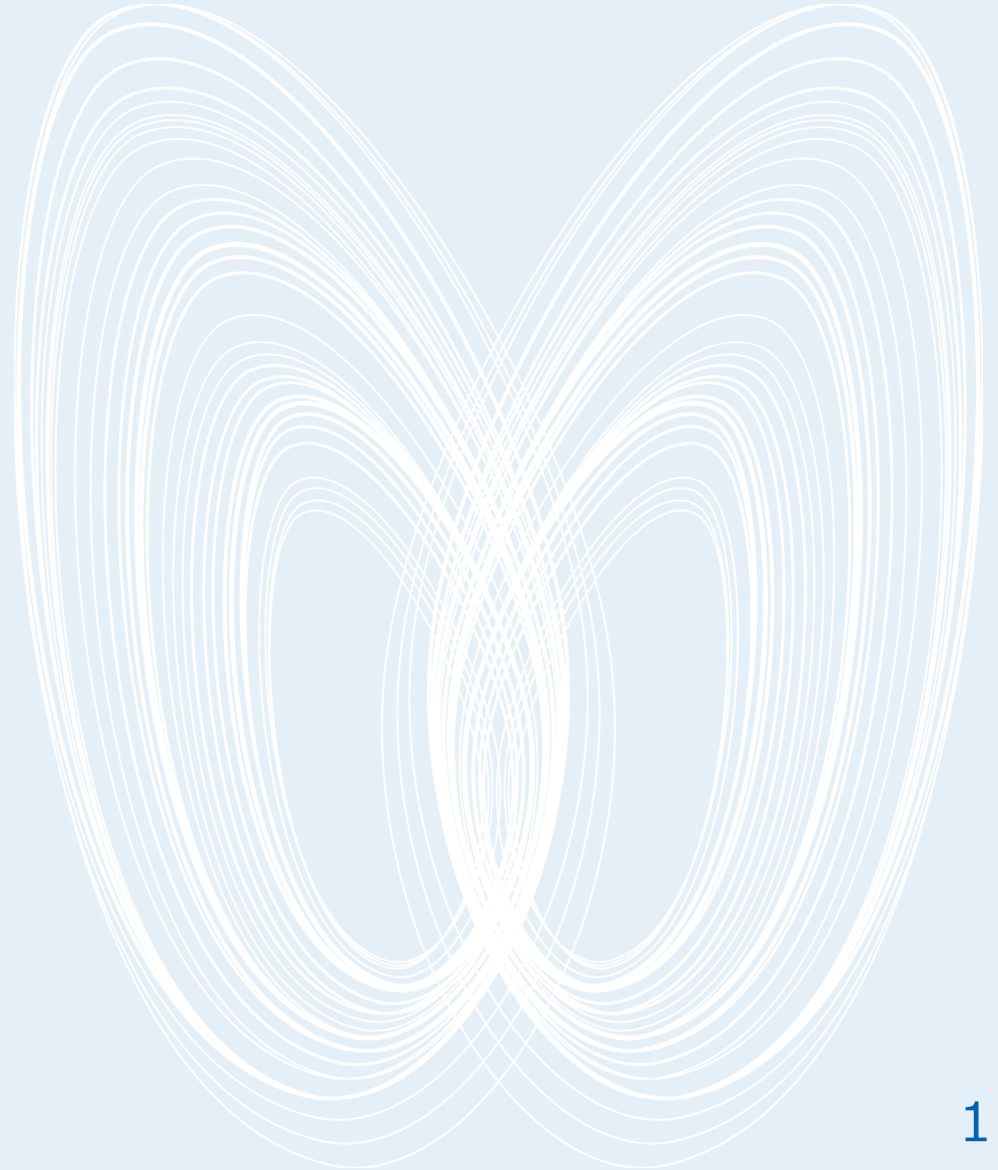




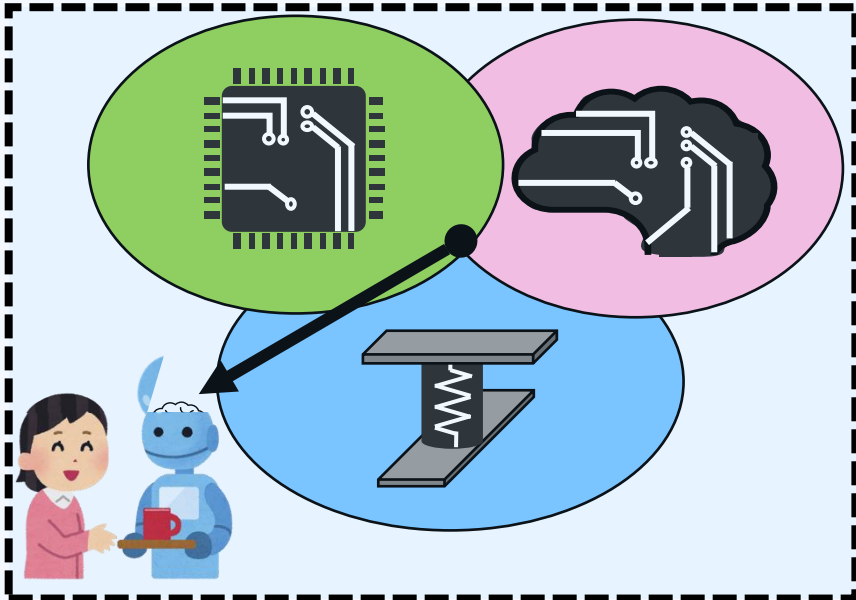
KYUSHU INSTITUTE OF TECHNOLOGY
TAMUKOH LAB.

アナログ回路班 研究紹介



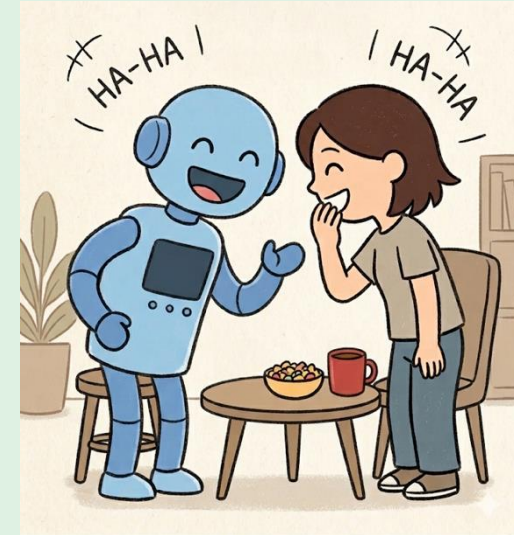
脳ダイナミクスに基づく知性を回路実装する研究

この研究班が創る技術



時間領域を活用したアナログ回路技術と新規不揮発性メモリを融合した集積回路を設計するとともに、それに適した脳のダイナミクスに基づく脳型AIモデルを創出する。

実現したい未来

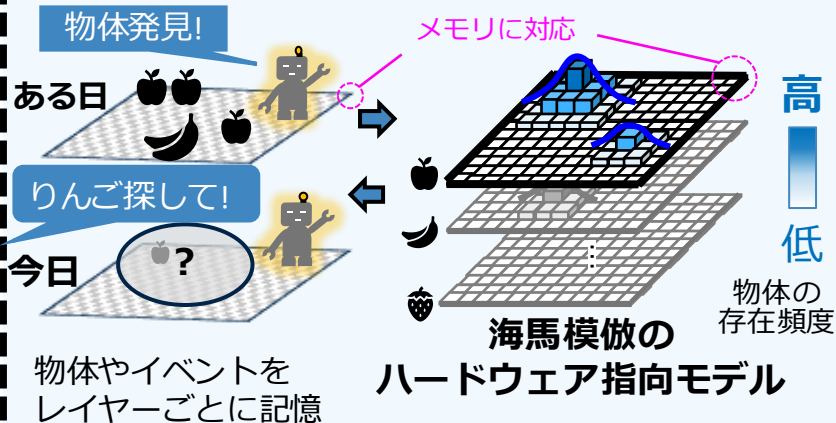


人間のように柔軟に「考える」エッジAIチップの開発によって、人間と環境に適応し、共存できる知性の実装を目指す。

海馬模倣モデルの集積回路実装

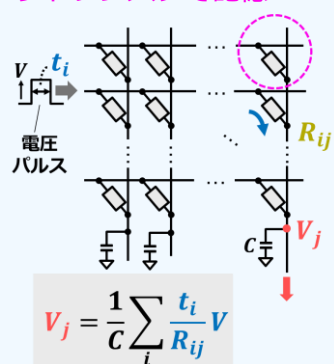
キーワード: 脳型モデル, インメモリ計算, 不揮発性メモリ

海馬模倣モデル [1]

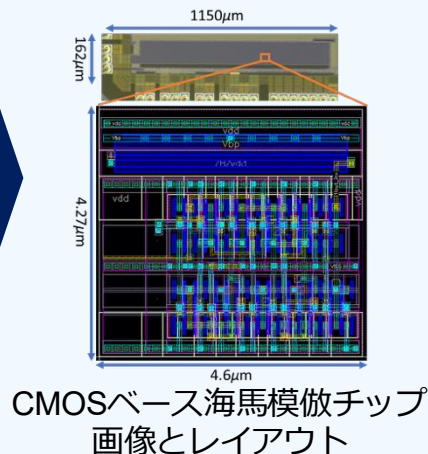


アナログ集積回路実装

シフトレジスタで記憶



インメモリ計算回路



1. 課題・新規性

固有のエッジ環境の限られたデータと電力のリソース下で環境に適応したナビゲーションないし高知能処理の実現を目指す。

2. 提案

脳記憶を司る海馬を模倣し、イベントとその発生位置をインメモリ計算回路内のメモリに記憶する。さらに、インメモリ計算回路の高効率な積和演算によって複数イベントを合成したタスクに応じた経路生成する。

3. 結果

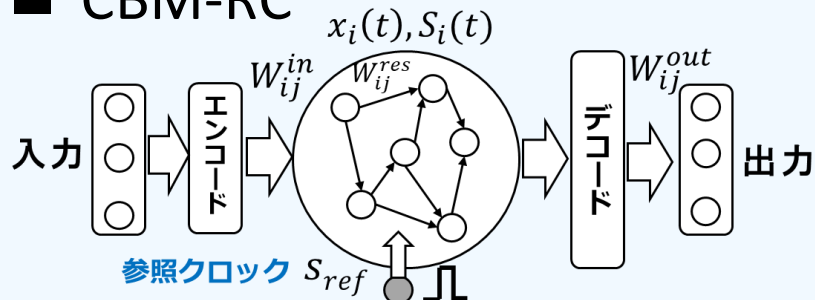
レジスタアレイを用いた海馬模倣チップにより、高効率な積和演算を実現し、ロボット実装を通じて記憶に基づくナビゲーションが可能であることを示した。長期記憶保持のために不揮発性の海馬チップを試作中。

[1] Yuka Shishido et al., IJCNN, 2024.

リザーバー計算のアナログ回路実装

キーワード:
リザーバー, アナログ回路

■ CBM-RC



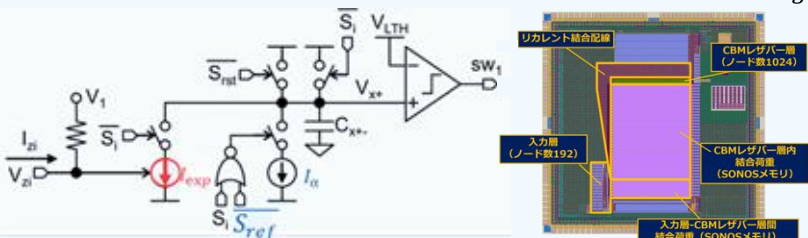
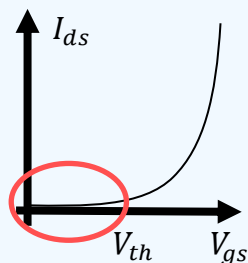
■ アナログ集積回路の設計

➤ CBMのダイナミクス

$$\frac{dx_i}{dt} = 2(1 - S_i) \exp\left(\frac{z_i}{T}\right) - 2S_i$$

MOSFETのしきい値領域を利用

$$I_{ds} \propto \exp(V_{gs}) \quad (V_{gs} < V_{th})$$



CBM-RC ニューロン回路[1]

共同試作チップ[2]

1. 課題・新規性

脳のように非線形ダイナミクスを用いたリザーバー計算モデルをアナログ集積回路実装し超高効率なエッジAIハードウェアの実現を目指す。

2. 提案

アナログ非線形ダイナミクスを持つカオスボルツマンマシン(CBM)に基づくリザーバー計算モデル(CBM-RC)の効率実装には専用回路が必要。

3. 結果

CBMのダイナミクスに必要な指数関数をMOSFETの閾値領域で表現した共同開発でCBM-RCの大規模なアナログチップを試作・評価中。