



KYUSHU INSTITUTE OF TECHNOLOGY
TAMUKOH LAB.

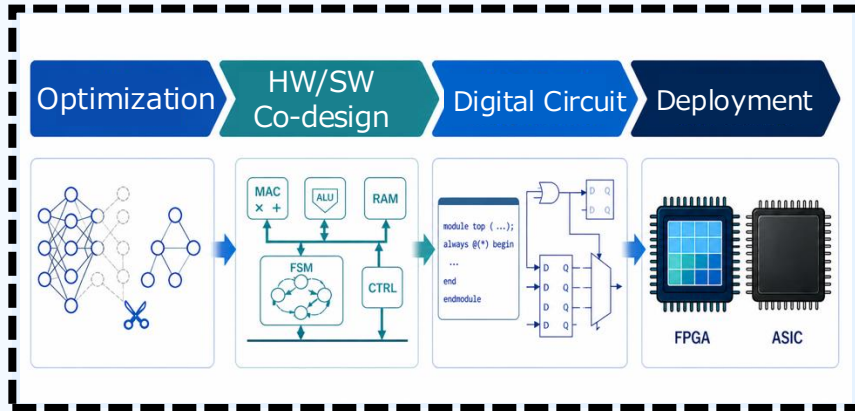
デジタル回路班 研究紹介



エッジ環境でリアルタイムに意思決定する知性の実現

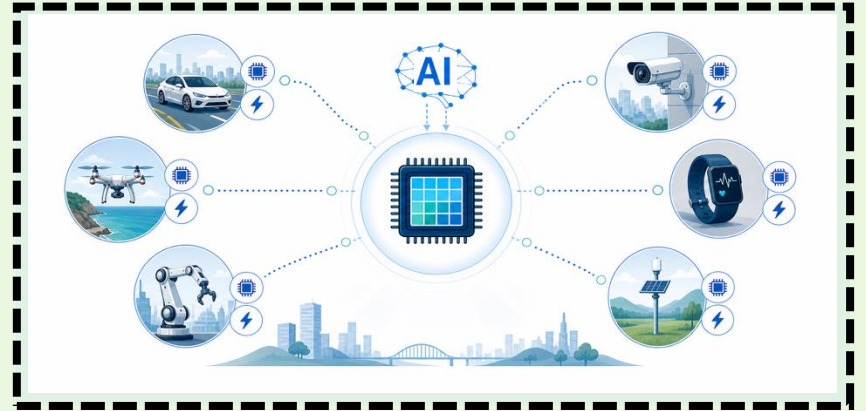
この研究班が創る技術

この班が追及しているアプローチ・手法

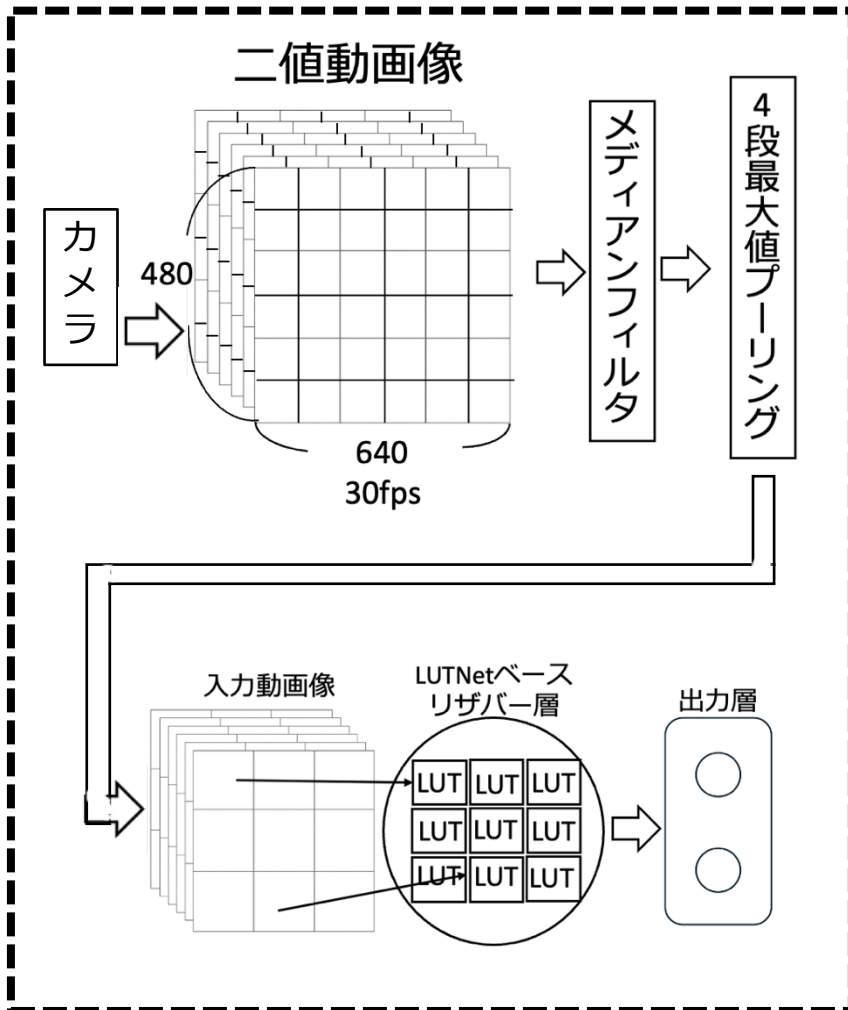


AIモデルの最適化から専用回路の設計を一貫して行い、FPGAやASICにデジタル回路として実装する。モデルに合わせて回路を作りこむことで、汎用プロセッサでは不可能な性能を実現する。

実現したい未来



ロボットや自動運転など、電力や処理速度に制約のある環境は数多く存在する。AI処理に最適化させたデバイスをそれらに組み込むことで、あらゆる場所での高度な知的処理を実現する。



1. 課題・新規性

従来の深層学習を用いた手振り認識システムは消費電力が大きい。
→ **エッジ環境向けAIモデル**のリザバーを使ったシステムを開発。

2. 提案

カメラから直接取得した二値輝度差分画像をメディアンフィルタと多段プーリングで圧縮し、LUTNet-RCにより手振りを判定する。

3. 結果

従来手法と同一データセットで77.1%の精度を確認し、ターゲットFPGAに搭載可能な回路規模であることを確認した。



1. 課題・新規性

サービスロボットを制御するノートPC上では、複数のタスクが平行して動作しており、メモリ使用量や消費電力が増加するという課題がある。

2. 提案

従来ノートPC上で実行していたジェスチャー認識用AI処理を、ハードウェア指向リザーバーモデル (LUTNet-RC) を実装したFPGAにオフロードした。

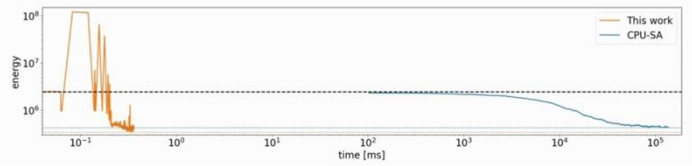
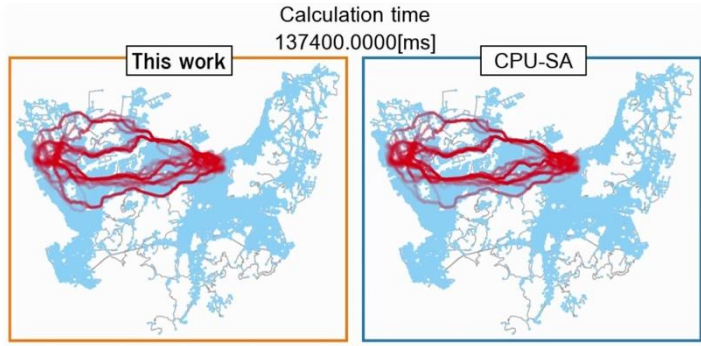
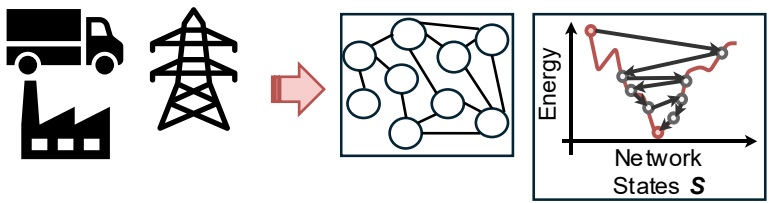
3. 結果

LUTNet-RCを実装したFPGAは、高いジェスチャー認識精度を維持しつつ、ノートPCのCPUと比較して消費電力を大幅に削減することができた。

カオスボルツマンマシンのFPGA実装

キーワード: カオスボルツマンマシン, 最適化問題

最適化問題のエネルギー関数化



CBM回路で 交通量最適化を高速に求解

1. 課題・新規性

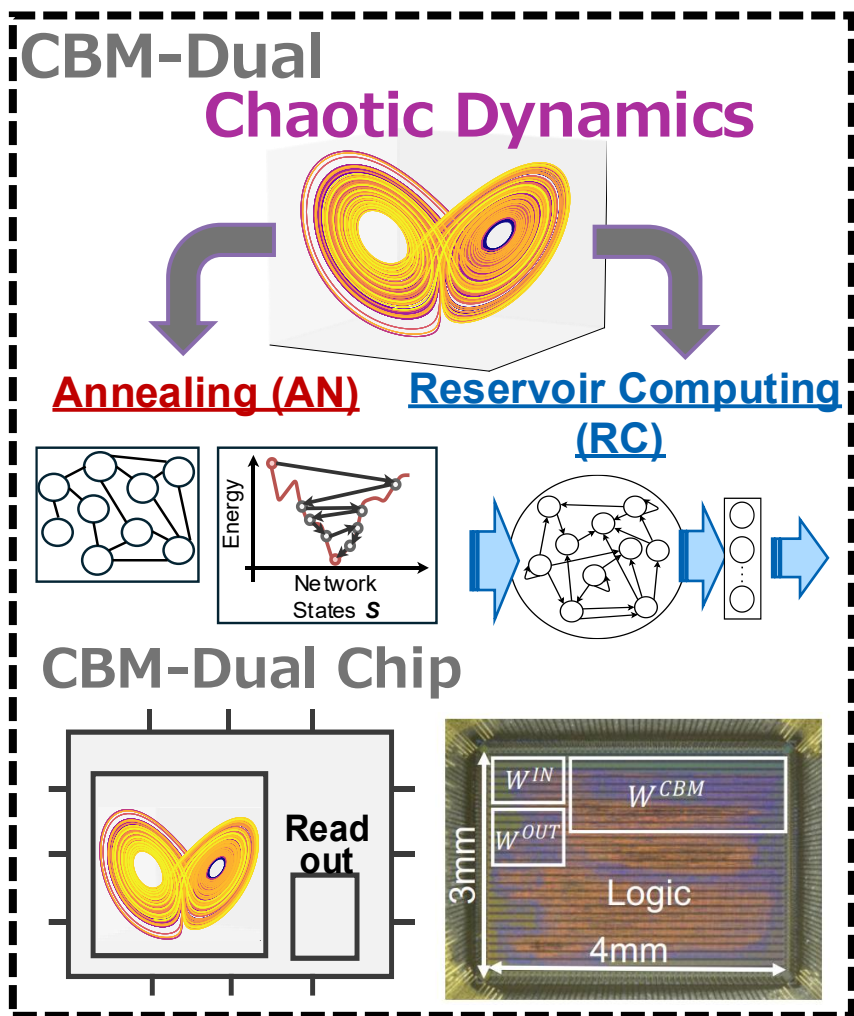
計算コストの高い最適化問題に対し、カオスボルツマンマシン (CBM) をFPGA上に実装・改良することで、高速処理を実現する。

2. 提案

変化したニューロンのみを計算する差分積和演算回路とニューロン更新方式の改良により、演算回数の削減を実現。

3. 結果

既存アニーリングマシンのCPU処理と比較して97,600倍、GPU処理と比較して571倍の高速処理を達成。



1. 課題・新規性

カオスダイナミクスを用いた, レザバコンピューティングとアニーリングの両機能を併せ持つCBM-Dual回路を初めて提案.

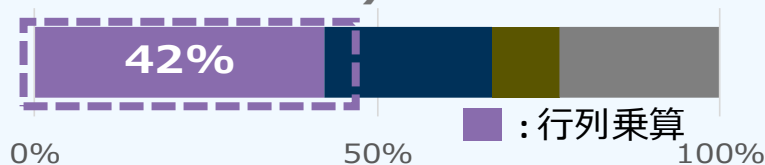
2. 提案

ニューロン反転率の低さを活用したCBM固有のスケジューラ回路を提案. 専用回路を実装したデジタルチップ(ASIC)を試作.

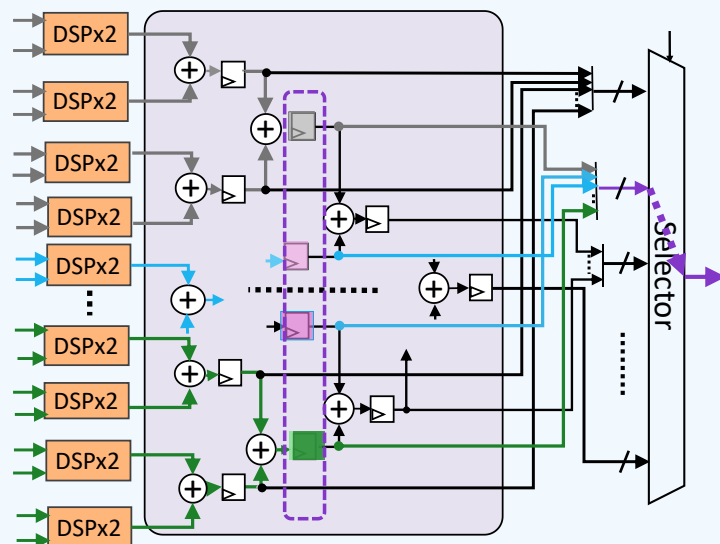
3. 結果

単一ASIC上でレザバとアニーリングの同時処理を実現. 従来研究と比較して, アニーリングで最大54倍, レザバで4.5倍のエネルギー効率.

LLM (Llama3) の処理時間割合



LLMを指向した行列乗算処理回路



行列サイズに応じた効率的な処理を実現

1. 課題・新規性

GPU上での大規模言語モデル (LLM) 処理において行列乗算処理が支配的になっている。この処理を専用回路により高速化する。

2. 提案

LLMにおける多様かつ大規模な行列乗算処理に対応するため、内積結果の即時出力機構と並列処理機構を導入。

3. 結果

Llama3のAttentionに含まれる行列乗算処理をGPUと比較して3倍、CPUと比較して2,742倍高速に処理。